

## Module : Logique et calculateurs

### TP N°2 : Conception des circuits logiques combinatoire

#### Circuits arithmétique binaire

#### 1. Objectif

L'objectif de ce TP est de permettre aux étudiants de comprendre les caractéristiques des circuits arithmétique binaire tel que l'additionneur et le soustracteur.

#### 2. Matériel utilisé

- Unité de base du système KL-300.
- Les modules de travaux pratiques KL-33004.

#### 3. Circuits d'additionneur

##### 3.1. Introduction

Les additionneurs peuvent être classés en « demi-additionneur » et « additionneur complet ». Les demi-additionneurs suivent les règles de l'addition binaire et réalisent seulement une addition avec deux bits. Le résultat d'une addition est composé d'une retenue (r) et d'une somme (s). Dans l'addition binaire, on a une retenue lorsque la somme est supérieure à 1. Comme on peut le voir dans l'exemple d'addition de demi-additionneur ci-dessous :

|   |                   |   |                   |
|---|-------------------|---|-------------------|
| $\begin{array}{r} 1 \\ + 1 \\ \hline 1 \ 0 \end{array}$ | Retenue ↑ ↑ Somme | $\begin{array}{r} 1 \leftarrow \text{Retenue précédente} \\ 1 \\ + 1 \\ \hline 1 \ 1 \end{array}$ | Retenue ↑ ↑ Somme |
|---|-------------------|---|-------------------|

Sachant qu'un additionneur complet peut réaliser des additions des nombres qui possèdent plus de 1 bit. On peut donc réaliser un additionneur complet avec deux demi-additionneurs comme on peut le voir sur la figure 2.2.

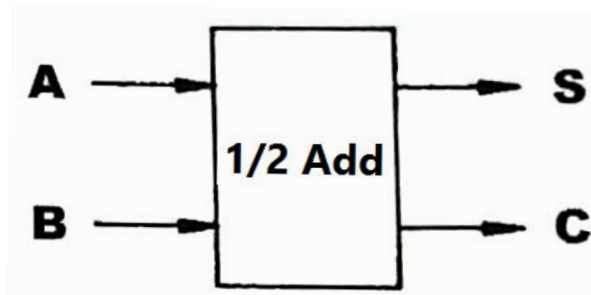


Figure 2.1: demi - additionneur.

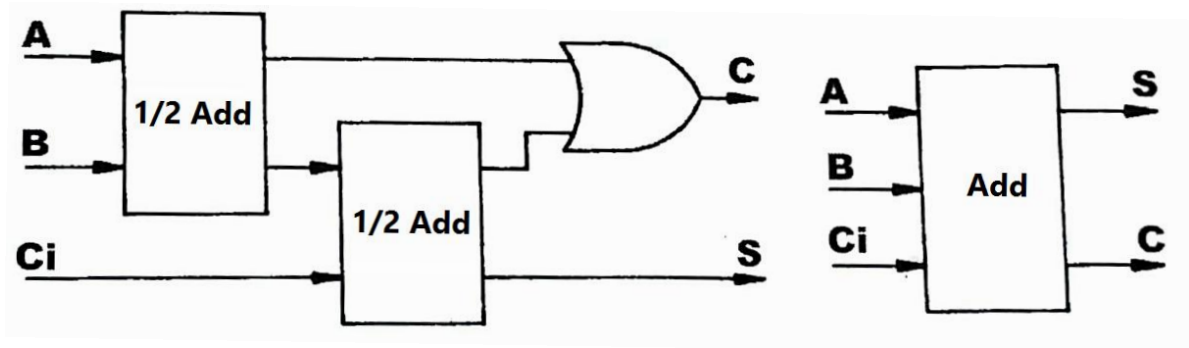


Figure 2.2 : Additionneur complet.

Pour réaliser des additions de nombres à plusieurs bits, on utilisera la connexion de plusieurs additionneurs complet (Figure 2.2), qui permet de générer des sommes de manière simultanée. Toutefois, la somme de l'additionneur suivant sera calculé seulement si une fois que la retenue de l'additionneur précédent sera calculé.

Par exemple, la somme S2 de l'additionneur Add2 ne sera calculée que lorsque la retenue de l'additionneur Add1 sera comptée.

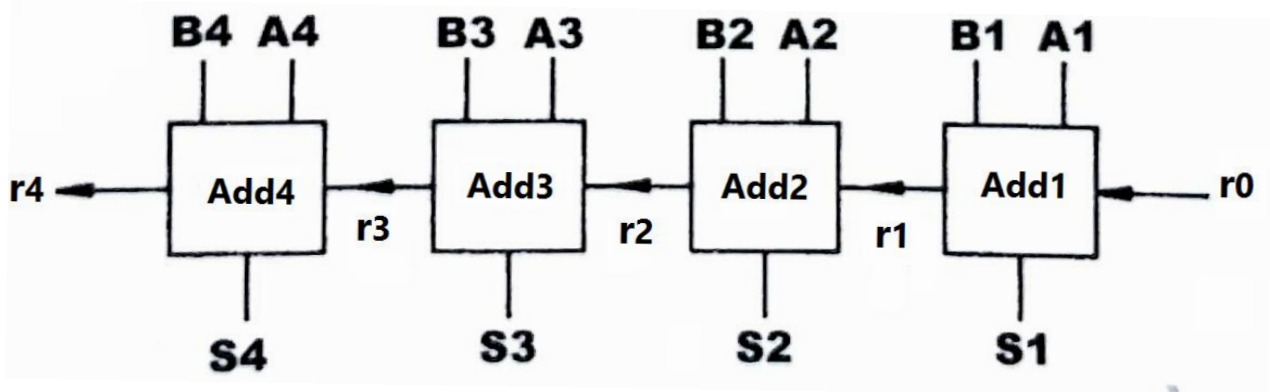


Figure 2.3 : Additionneur parallèle 4 bits.

### 3.2. Manipulation

L'objectif est de construire des circuits de demi-additionneur, additionneur complet et additionneur à 4 bits on utilisant le module KL33004, Block a et Block b (respectivement Figure 2.4 et Figure 2.5).

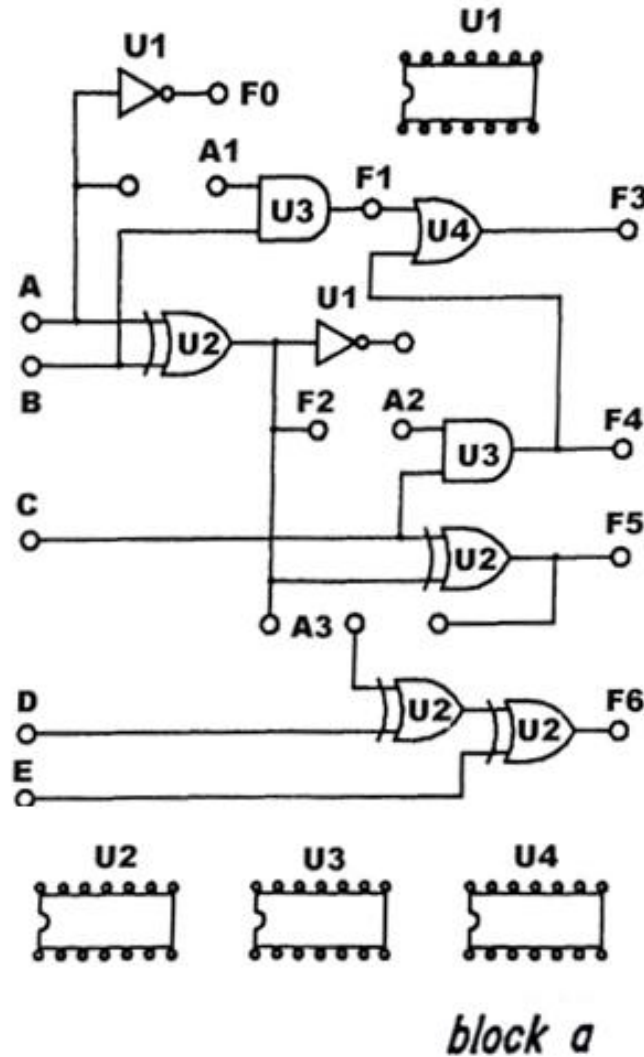


Figure 2.4: KL33004 Block a

### 1) Demi - additionneur

- Expliquer en détail le principe de fonctionnement d'un demi-additionneur (table de vérité et simplification), ensuite tracer le circuit logique.
- Utiliser le module KL 33004, pour réaliser le circuit en question (demi Add), et compléter les connexions en utilisant le **block a** (Figure 2.4).
- Connecter la borne +5v (TTL) du module à la sortie de l'alimentation +5v (fixed power) et relier les masses du module et de l'alimentation. Ensuite relier les entrées A et B aux sorties TTL des commutateurs SW0 et SW1 (Data Switch) et les sorties F1 et F2 aux indicateurs logique.
- Faire varier les switch's SW0(A) et SW1(B) à l'état 0 ensuite à l'état 1 et observer les sorties F1(r) et F2(s), Ensuite remplir le tableau ci-dessous.

| Entrées |        | sorties |       |
|---------|--------|---------|-------|
| SW0(A)  | SW1(B) | F2(s)   | F1(r) |
|         |        |         |       |
|         |        |         |       |
|         |        |         |       |
|         |        |         |       |

## 2) Additionneur complet

- Expliquer en détail le principe de fonctionnement d'un additionneur complet (table de vérité et simplification), ensuite tracé le circuit logique.
- Utiliser le module KL 33004, pour réaliser le circuit de l'additionneur complet, et compléter les connexions en utilisant le **block a** (Figure 2.4).
- Relier les entrées A, B et C aux sortie TTL des commutateurs SW0, SW1 et SW2 (Data Switch) et les sorties aux indicateurs logique.
- Faire varier les switch's SW0(A), SW1(B) et SW2(C) à l'état 0 ensuite à l'état 1 et observer les sorties S(somme) et r (retenue), Ensuite remplir le tableau ci-dessous.
- Conclusion ?

| Entrées |        |          | sorties |   |
|---------|--------|----------|---------|---|
| SW0(A)  | SW1(B) | SW2(r-1) | s       | r |
| 0       | 0      | 0        |         |   |
| 0       | 0      | 1        |         |   |
| 0       | 1      | 0        |         |   |
| 0       | 1      | 1        |         |   |
| 1       | 0      | 0        |         |   |
| 1       | 0      | 1        |         |   |
| 1       | 1      | 0        |         |   |
| 1       | 1      | 1        |         |   |

### 3) Additionneur parallèle à 4 bits

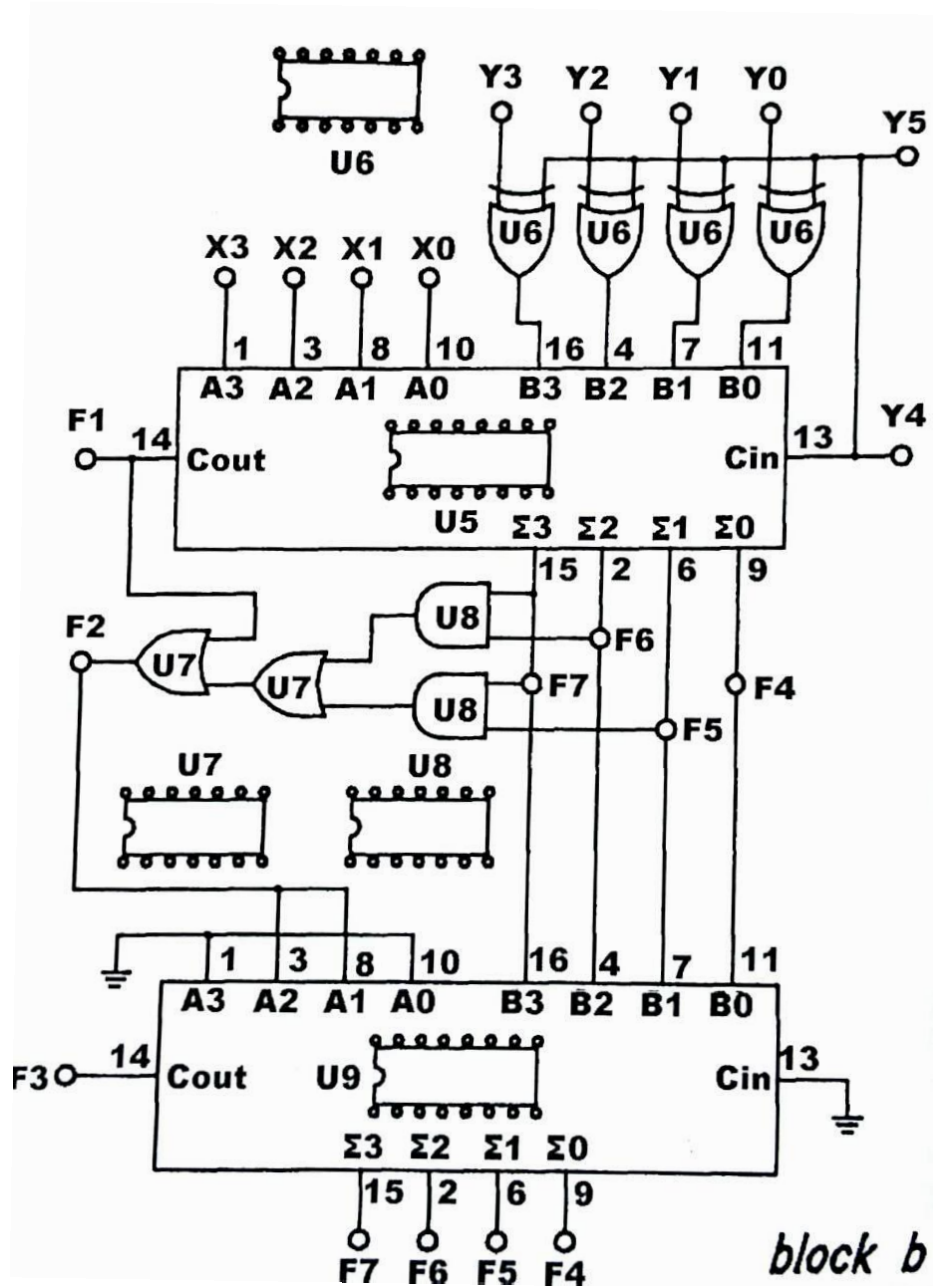


Figure 2.5: KL33004 Block b

- Expliquer en détail le principe de fonctionnement d'un additionneur à 4 bits (table de vérité et simplification).
- Utiliser le module KL 33004, pour réaliser le circuit d'additionneur à 4 bit (utiliser U5 comme additionneur 4 bits), et compléter les connexions en utilisant le **block b** (Figure 2.5).
- Relier les entrées X0~X3 et Y0~Y3 respectivement aux commutateurs de donnée (Data Switch) DIP1.0~DIP1.3 et DIP2.0~DIP2.3. Ensuite connecter les sorties F1(Cout), F8, F9,

F10 et F11 aux indicateurs logique. Connecté Y5 (SW0) à l'état 0 (pour exécuté une addition) et Y4 ou Cin (SW1) à 0.

- d. Faire varier les Switch's DIP1.0(X0)~DIP1.1(X3), DIP2.0(Y0)~DIP2.1(Y3) à l'état 0 ensuite a l'état 1 et observer les sorties et la retenue (r ) ou (Cout), ensuite remplir le tableau ci-dessous (écrire les nombres en binaire et en hexadécimale).
- e. Conclusion ?

| Entrées |        | sorties        |            |           |
|---------|--------|----------------|------------|-----------|
| X(hex)  | Y(hex) | F(s) (binaire) | F(s) (hex) | Cout (r ) |
| 0       | 0      |                |            |           |
| 0       | 1      |                |            |           |
| 1       | 2      |                |            |           |
| 1       | 3      |                |            |           |
| 2       | 4      |                |            |           |
| 2       | 5      |                |            |           |
| 3       | 6      |                |            |           |
| 3       | 7      |                |            |           |
| 4       | 8      |                |            |           |
| 5       | 9      |                |            |           |
| 6       | A      |                |            |           |
| 7       | B      |                |            |           |
| 8       | C      |                |            |           |
| 9       | D      |                |            |           |
| C       | E      |                |            |           |
| F       | F      |                |            |           |

## 4. Circuits de soustracteur

### 4.1. Introduction

Les circuits de demi-soustracteurs et soustracteur complets peuvent être construits en se référant a la table de vérité (synthèse) et expressions logique. De même on va utiliser la théorie du complément (nombre signé) pour réaliser le circuit soustracteur.

Les soustracteurs binaires sont généralement calculés avec le complément à 2. Deux étapes sont nécessaires pour le faire. Premièrement, ce nombre est complété à 1 c'est-à-dire « 1 » à la place de « 0 » et « 0 » à la place de « 1 ». Deuxièmement, on ajoute un « 1 » au nombre complété à 1.

En général, pour réaliser une soustraction, on soustrait directement le second terme au premier. Mais si le second terme est complété à 2 on additionne directement les deux termes.

C'est pourquoi, on peut utiliser un additionneur en soustracteur. A condition, que le deuxième terme est en complément à 2.

| DECIMAL | BINAIRE | COMPLEMENTE A 2     |
|---------|---------|---------------------|
| 11      | 1011    | 1011                |
| - 10    | - 1010  | + 0110 (CP2 de -10) |
| 1       | 0001    | 10001               |

## 4.2. Manipulation

L'objectif est de construire des circuits de demi-soustracteur, soustracteur complet et soustracteur à 4bit on utilisant le module KL33004. Ce dernier il est basé directement au circuit d'additionneur complet (Block b) (le deuxième nombre Y est en complément à 2)

### 1) Demi - soustracteur

- a. Expliquer en détail le principe de fonctionnement d'un demi - soustracteur (table de vérité et simplification), ensuite tracer le circuit logique.
- b. Faire une comparaison avec un demi-additionneur, Expliquer ?
- c. Utiliser le module KL 33004, pour réaliser le circuit en question (demi - soustracteur), et compléter les connexions en utilisant le **block a** (Figure 2.4).
- d. Relier les entrées A et B aux sorties TTL des commutateurs SW0 et SW1 (Data Switch) et les sorties F1 et F2 aux indicateurs logique.
- e. Faire varier les switch's SW0(A) et SW1(B) à l'état 0 ensuite a l'état 1 et observer les sorties F1(r) et F2(s), Ensuite remplir le tableau ci-dessous.

| Entrées |        | sorties |       |
|---------|--------|---------|-------|
| SW0(A)  | SW1(B) | F2(s)   | F1(r) |
|         |        |         |       |
|         |        |         |       |
|         |        |         |       |
|         |        |         |       |

## 2) Soustracteur complet

- Expliquer en détail le principe de fonctionnement d'un soustracteur complet (table de vérité et simplification), ensuite tracer le circuit logique.
- Utilisé le module KL 33004, pour réaliser le circuit du soustracteur complet, et compléter les connexions nécessaire en utilisant le **block a** (Figure 2.4).
- Relier les entrées A, B et C aux sortie TTL des commutateurs SW0, SW1 et SW2 (Data Switch) et les sorties aux indicateurs logique.
- Faire varier les switch's SW0(A), SW1(B) et SW2(C) à l'état 0 ensuite a l'état 1 et observer les sorties S(somme) et r (retenue), Ensuite remplir le tableau ci-dessous.
- Conclusion ?

| Entrées |        |           | sorties |   |
|---------|--------|-----------|---------|---|
| SW0(A)  | SW1(B) | SW3 (r-1) | s       | r |
| 0       | 0      | 0         |         |   |
| 0       | 0      | 1         |         |   |
| 0       | 1      | 0         |         |   |
| 0       | 1      | 1         |         |   |
| 1       | 0      | 0         |         |   |
| 1       | 0      | 1         |         |   |
| 1       | 1      | 0         |         |   |
| 1       | 1      | 1         |         |   |

## 3) Soustracteur parallèle à 4 bits

- Expliquer en détail le principe de fonctionnement d'un soustracteur à 4 bits (table de vérité et simplification).

**NB :** Utilisez la soustraction en complément à 2 c'est-à-dire on utilise le même circuit de l'additionneur à 4 bits (voir 3.1. introduction).



- b. Utilisé toujours le module KL 33004, pour réaliser le circuit du soustracteur à 4 bit (utiliser le circuit intégré U5), et compléter les connexions en utilisant le **block b** (Figure 2.5).
- c. Relier les entrées X0~X3 et Y0~Y3 respectivement aux commutateurs de donnée (Data Switch) DIP1.0~DIP1.3 et DIP2.0~DIP2.3. Ensuite connecter les sorties F1 (Cout), F8, F9, F10 et F11 aux indicateurs logique.

Pour exécuter une soustraction, il faut connecter Y5 (SW0) à l'état 1 (pour convertir le nombre Y « Y0~Y3 » en complément à 1) et Y4 (SW1) à 1 (Ajouter un « 1 » il permet de convertir le nombre Y « Y0~Y3 » en complément à 2).

- d. Faire varier les Switch's DIP1.0(X0)~DIP1.1(X3), DIP2.0(Y0)~DIP2.1(Y3) à l'état 0 ensuite à l'état 1 et observer les sorties. Remplir le tableau ci-dessous (écrire les nombres en binaires et en hexadécimale).
- e. Conclusion ?

| Entrées |        | sorties    |            |           |
|---------|--------|------------|------------|-----------|
| X(hex)  | Y(hex) | F(s) (bni) | F(s) (hex) | Cout (r ) |
| 0       | 0      |            |            |           |
| 0       | 1      |            |            |           |
| 1       | 2      |            |            |           |
| 1       | 3      |            |            |           |
| 2       | 4      |            |            |           |
| 2       | 5      |            |            |           |
| 3       | 6      |            |            |           |
| 3       | 7      |            |            |           |
| 4       | 8      |            |            |           |
| 5       | 9      |            |            |           |
| 6       | A      |            |            |           |
| 7       | B      |            |            |           |
| 8       | C      |            |            |           |
| 9       | D      |            |            |           |
| C       | E      |            |            |           |
| F       | F      |            |            |           |